

## 明細書

### HDD制御装置

#### 技術分野

本発明は、HDD（Hard Disk Drive）の制御装置に関する。特に、本発明は、ナビ（ナビゲーション）システムで使用するHDDを、例えばAVシステムなどの第2のシステムが共有できるようにしたHDD制御装置に関する。

#### 背景技術

近年、ナビシステムにHDDを用いることが行われるようになってきた。また、HDDに音楽データや映像データを保存し、AV（Audio Visual）システムに用いる製品が市場に投入されるようになってきた。

こうした中、ナビシステム用データを保管するHDDに、第2のシステムとしてのAVシステム用データを保管、活用する技術が提案されている（例えば、特開2000-221645号公報参照。）。

ナビシステムのHDDをAVシステムで利用しようとした場合、両方のシステムで同時にHDDに対するデータアクセスが発生すると、AVシステムにおいて再生中に音切れが発生することがある。このようなトラブルを防止するためには、ナビシステム用ソフトを作り直すことが必要となり、多大の工数を要することになる。

本発明は、HDDを使用するナビシステムにおいて、ナビシステムの変更を必要とせずに第2のシステムがそのHDDを共有することができるようとしたHDD制御装置を提供することを目的とする

ものである。

### 発明の開示

本発明は、上記目的を達成するためになされたものである。本発明のHDD制御装置は、ナビシステム、HDD、及び、第2のシステムと接続する手段と、データを伸張する伸張部と、制御部とから構成される。

前記制御部は、前記ナビシステムからのコマンドに応じて、前記HDDへのデータの書き込み、又は、前記HDDからのデータの読み出しを行う。また、前記第2のシステムからのコマンドに応じて、前記HDDからデータを読み出して前記伸張器により伸張して前記第2のシステムに出力する。

そして、前記制御部は、前記ナビシステム及び前記第2のシステムからのコマンドによる前記HDDへのアクセスが重複したときは、時分割処理により各コマンドの調停を行う。

### 発明の効果

本発明によれば、HDDを使用するナビシステムにおいて、本HDD制御装置を用いるだけで、ナビ側のシステム変更を必要とせずに、HDDにナビゲーションデータと第2のシステムのデータを共存させることができる。したがって、HDD制御装置の調停機能により、ナビソフトにわずらわしいデータの調停機能を追加する必要がなくなる。

### 図面の簡単な説明

図1は、本発明のHDD制御装置を使用したシステムの全体構成を示す図である。

図2は、図1の装置における、AV用データを再生する処理の概要を示す図である。

図3は、図1の装置における、ナビ用データを再生する処理の概要を示す図である。

図4は、図1の装置における、データの流れを概念的に示す図である。

図5は、図1のHDD制御装置の動作を示すフローチャート（その1）である。

図6は、図1のHDD制御装置の動作を示すフローチャート（その2）である。

#### 発明の詳細な説明

以下、本発明の実施形態について図を用いて説明する。

図1を用いて本発明を適用したHDD制御装置の構成を説明する。

HDD制御装置1は、第1のシステムとしてのナビシステム2とHDD3との間に接続される。第2のシステムとしてのAVシステム4がHDD制御装置1と接続されて、HDD3に対してデータアクセス可能とされる。

なお、第2のシステムとしては、AVシステムに限らず、データの書き込み、読み出し時に、データの伸張を伴うものであれば適用可能である。

ナビシステム2は、大容量通信方式であるATA(AT Attachment)によりHDD制御装置1と接続され、ATAインターフェース5を介して内部バス6に接続される。HDD3も、ATAによりHDD制御装置1と接続され、HDDインターフェース7を介して内部バス6に接続される。なお、HDDインターフェース7をATAインターフェース5と見做す場合がある。

フェースで構成することにより、HDD 1として汎用HDDを使用することが可能になる。

内部バス 6に、制御部 8、DMA 9、バッファRAM 1 1及びROM 1 2が接続される。

制御部 8は、32ビットCPUから構成され、システムコントローラとして機能する。制御部 8は、ROM 1 2に格納されたソフトウェアにより装置各部の制御を実行する。ここで、ROM 1 2をフラッシュROMとすることで、ソフトウェアの入れ替えを容易にすることができる。

HDD 3からナビ用データをナビシステム 2へ転送する場合、HDD 3から読み出したデータをバッファRAM 1 1に蓄積してから、ナビシステム 2に転送する。また、HDD 3からAV用データをAVシステム 4に転送する場合、HDD 3から読み込んだデータをバッファRAM 1 1に蓄積してから、AVシステム 4に転送する。これらのデータ転送は、DMA 9により自動実行される。この転送処理については、後で詳細に説明する。

AV用データは、外部から入力されてHDD 3に蓄積される場合、データが圧縮されて蓄積される。このため、データ圧縮及び伸張用のエンコーダ/デコーダ 1 3が設けられ、内部バス 6に接続される。

CD、MDなどのデジタル音源 1 4から入力されるAV用データDは直接エンコーダ/デコーダ 1 3に入力され、ラジオ、カセットなどのアナログ音源 1 6から入力されるAV用データAはアナログ/デジタルコンバータ 1 8を介してエンコーダ/デコーダ 1 3に入力される。

エンコーダ/デコーダ 1 3に入力されたAV用データは、MP3/WMAのエンコード機能により、圧縮される。圧縮AV用データ

をHDD3に蓄積する方法については後述する。

なお、外部から入力されたAV用データは、HDD3に蓄積することなく、直接AVシステム4に出力することも可能にされている。

HDD3から読み出されたAV用データは、エンコーダ／デコーダ13のMP3／WMAのデコード機能により伸張される。伸張AV用データは、AVシステム4に、直接ディジタルデータDとして出力され、又は、ディジタル／アナログコンバータ19を通してアナログデータAとして出力される。HDD制御装置1とAVシステム4は、制御データの通信用として、直列通信方式Sにより接続される。HDD3から読み出されたAV用データをエンコーダ／デコーダ13に出力する方法の詳細については後述する。

内部バス6にメモリスティックインターフェース21、及び、SDメモリインターフェース22が接続される。これにより、メモリスティック、SDメモリなどのメモリカード23にあるデータを、制御部8の制御の下に、HDD3にコピーあるいは移動又はその逆を、インテリジェントに行うことができる。

なお、このメモリカード23のデータに対する処理は、音切れなどの現象が発生するわけではないので、ナビシステム2又はAVシステム4によるHDD3へのアクセスと競合しないタイミングで行うだけでよい。

上記のメモリカード23を利用可能とすることで、ナビシステム2、AVシステム4は、HDDに直接アクセスするのと同じ感覚で、メモリカード23内のデータを読み出したり、データを書き込んだりすることができる。

AVシステム4においては、メモリカード23に記録した内容をHDD3に蓄積せずに直接再生することもできる。

ナビシステム2においては、メモリカード23をATAのスレーブ装置としてアクセス可能とすることができます。

HDD制御装置1は、更に、ペリフェラル24を備える。ペリフェラル24とは、汎用ポート、シリアルインターフェース、外部割り込み、カウンタ及びタイマなどの、マイコンに内蔵しているような周辺装置である。ペリフェラル24を設けることで、液晶などの表示装置、スイッチなどの入力装置を追加できるようにしている。

以上説明したHDD制御装置1を設けることにより、HDD3に蓄積したナビ用データを連続アクセスしながら、コマンドインターフェースによってHDD3に蓄積したAV用データの再生も同時に実行することができる。

図2～図4を用いて、HDD3からナビシステム2又はAVシステム4へデータを転送する処理を説明する。

図2は、HDD3に蓄積したAV用データをAVシステム4へ転送して再生する処理の概要を示す。

HDD3から圧縮AV用データを1単位ずつ読みこみ、バッファRAM11に蓄える(S1)。このデータ転送は、DMA9により実行される。DMA9は、ハードウェアにより構成されており、制御部8は、DMAパラメータセットなどの転送開始前処理と、DMA転送終了割込み発生時の終結処理を行うだけでよい。

なお、制御部8のCPU能力がある場合は、DMA9を使用する代わりに、制御部8がソフトウェアにより上記転送処理を実行しても良い。

バッファRAM11に蓄えた圧縮AV用データは、エンコーダ/デコーダ13によって少しづつ伸張され、音声データなどとして出力される(S2)。この部分の処理は、ハードウェアにより自動実行される。

上記処理において、制御部 8 は、始めに 1 単位分のデータをバッファ RAM 1 1 に蓄えた後、エンコーダ／デコーダ 1 3 の起動処理を行うだけである。その後は、バッファ RAM 1 1 のデータが枯渇する前にバッファ RAM 1 1 にデータを追加する処理（S 1）を行うだけでよい。なお、バッファ RAM 1 1 のデータが枯渇すると、音切れなどが発生するので、データ残り量が一定値以下になった場合は、ステップ S 1 の処理を最優先で行う。

図 3 は、HDD 3 に蓄積したナビ用データをナビシステム 2 に転送する処理の概要を示す。

HDD 3 からナビ用データを 1 単位ずつ読みこみ、バッファ RAM 1 1 に蓄える（S 1 1）。このデータ転送は、DMA 9 により実行され、制御部 8 は、DMA パラメータセットなどの転送開始前処理と、DMA 転送終了割込み発生時の終結処理を行う。

この処理は、図 2 のステップ S 1 の処理と同様であるが、ステップ S 1 とステップ S 1 1 は同時に処理することはできない。この部分をうまく割り振りを行う点が本例の特徴である。この点の具体的処理については後述する。

バッファ RAM 1 1 に蓄えたナビ用データは、データが枯渇しなければ、連続してナビシステム 2 に送信する（S 1 2）。この送信は、DMA 9 により自動実行されるが、ステップ S 1 1 の DMA とは別チャネルにより実行される。

制御部 8 は、データの 1 単位の転送が完了する度に、ナビシステム 2 からの要求単位分（例えば、10 単位）の送信が完了したか否かを判断する。そして、完了をしていなければ、バッファ RAM 1 1 上の次の 1 単位を転送する。実際の転送処理は、DMA 9 が実行をするので、制御部 8 は、その前後処理を行うだけである。

ステップ S 1 2 の 1 単位のデータ転送が完了した時に、図 2 のス

ステップ S 1 の A V 用データ転送が発生して、一時的にバッファ R A M 1 1 上のナビ用データが枯渇することがある。この時は、A V 用データの転送を優先する。A V 用データの転送が完了して、次のナビ用データがステップ S 1 1 によってバッファ R A M 1 1 に蓄えられるまで、ナビシステム 2 にウエイト要求を出す。その後、バッファ R A M 1 1 にデータが蓄えられ次第、ステップ S 1 2 により、次の 1 単位のデータを送信する。

図 2 及び図 3 の H D D 3 からナビシステム 2 及び A V システム 4 へのデータ転送処理について、更に説明をする。

ステップ S 1 及び S 1 1 の、H D D 3 からバッファ R A M 1 1 へのデータ転送速度を、ステップ S 2 及び S 1 2 のデータ転送速度より早くする。これにより、ステップ S 1 及びステップ S 1 1 のデータ 1 単位の転送にかかる処理時間を、ステップ S 2 及び S 1 2 より短くする。また、ステップ S 1 の A V 用データの転送中は、ステップ S 1 1 のナビ用データの転送は停止される。

ステップ S 1 2 の、バッファ R A M 1 1 からナビシステム 2 への 1 単位ごとのデータ転送は連続的に行われる。したがって、データ転送とデータ転送の間の時間は極小になる。

ステップ S 1 2 におけるデータ転送によるオーバヘッドが大きく、一時的に次のバッファ R A M 1 1 へのデータ 1 単位の転送が遅れる場合は、ナビシステム 2 側にウエイトを要求し、バッファ R A M 1 1 にデータが蓄えられ次第、次の 1 単位のデータを転送する。

図 4 は、H D D 制御装置 1 におけるデータの流れを概念的に示す。

H D D 3 から読み出されたデータは、バッファ R A M 1 1 に蓄積される (S 1、S 1 1)。ナビ用データ 3 1 はバッファ R A M 1 1 のナビ用データ領域 2 5 に蓄積され、圧縮 A V 用データ 3 2 は A V

用データ領域26に蓄積される。

ナビ用データ31の転送中に、AV用データ領域26に蓄積されたAV用データが枯渇し、再生中の音が途切れそうになると、圧縮AV用データ32がナビ用データ31に優先して読み出される。これにより、HDD3から読み出されるデータは、図に示すように、ナビ用データ31の途中に、圧縮AV用データ32が1単位分、割り込んだ状態で転送されることになる。

AV用データ領域26から読み出された圧縮AV用データ32は、エンコーダ／デコーダ13により、伸張AV用データ33に変換され、AVシステム4に転送される(S2)。伸張AV用データ33の転送時間は、HDD3からの圧縮AV用データの転送時間よりはるかに長くなる。そのため、エンコーダ／デコーダ13から次の伸張AV用データ33が転送されるまで、圧縮AV用データ32の転送に空き時間ができる。この空き時間中に、HDD3からナビ用データ31が読み出される。

ナビ用データ領域25から読み出されたナビ用データ31は、ナビシステム2に転送される(S12)。バッファRAM11からナビシステム2へのデータ転送速度は、HDD3からバッファRAM11へのデータ転送速度より遅く設定されている。したがって、ナビシステム2に転送されるナビ用データ31は、連続的に転送することができる。一時的に次のバッファRAM11へのナビ用データ1単位の転送が遅れる場合は、ナビシステム2側にウエイトが出される。

図5、図6を用いて、制御部8によるステップS1とステップS11の調停処理を詳細に説明する。

図示の調停処理は、制御部8のメインループ中に埋め込まれるか、又は、タスクとして実装され、一定周期ごとに起動されるものと

する。

調停処理の概略は次のとおりである。バッファRAMからデータを読み出す処理（S2又はS12）は、ほとんどがDMA9又はエンコーダ／デコーダ13（ハードウェア）で行われるため、ほぼ同時に実行しても支障は生じない。しかし、ステップS1及びステップS11の制御については、HDD3が物理的に1つであるため、調停が必要になる。

調停処理は、圧縮AV用データはバッファRAM11から枯渇させないという条件を満たすように実行される。

また、バッファRAM11に蓄積された圧縮AV用データは、エンコーダ／デコーダ13により伸張しながら音声化などの処理がされる（S2）。したがって、ステップS2の処理にかかる時間は、ステップS1の処理にかかる時間よりはるかに長い。ステップS2の処理が実行されている間で、ステップS1が実行されていない間は、制御部8は、別の処理（例えば、ナビ用データをバッファRAM11に蓄える処理）を実行できる。

ステップS21で、HDD3の圧縮AV用データをバッファRAM11に転送中（S1）であるか否かが判定される。ステップS22で、HDD3のナビ用データをバッファRAM11に転送中（S11）であるか否かが判定される。ステップS21、22のいずれかがYESであるときは、ステップS31へ進む。

ステップS31で、バッファRAM11のナビ用データがナビシステム2へ送信中（S12）であるか否かが判定される。

なお、以下の説明では、このナビシステム2への送信（S12）を「ナビ用データ送信」と略称する。

ステップS31でYESであれば、ナビ用データ送信のための処理を行うためステップS51へ進む。NOであれば、調停の必要は

ないため、図示の処理を終了する。

ステップ S 2 1、2 2 でいずれも N O であるときは、ステップ S 2 3 で、バッファ RAM 1 1 の圧縮 A V 用データが再生中 (S 2) であるか否かが判定される。ステップ S 2 3 で Y E S であるときはステップ S 2 4 へ進み、バッファ RAM 1 1 に蓄積された圧縮 A V 用データは余裕があるか否かが判定される。ここで、余裕があるときは、バッファ RAM 1 1 に蓄積されたデータが枯渇気味ではないことを意味する。ここで N O (枯渇気味) であれば、ステップ S 2 5 へ進む。

ステップ S 2 5 へ進んだときは、H D D 3 からバッファ RAM 1 1 へデータ転送する処理 (S 1 又は S 1 1) が行われていないが、バッファ RAM 1 1 の圧縮 A V 用データを伸張する処理 (S 2) が実行中で、蓄積されたデータ量が枯渇気味になったことを意味する。ステップ S 2 5 では、H D D 3 から圧縮 A V 用データ 1 単位をバッファ RAM 1 1 に転送する処理 (S 1) を起動させて、ステップ S 5 1 へ進む。

ステップ S 2 5 の起動処理がされると、D M A 9 がデータ 1 単位の転送を実行する。圧縮データの再生 (S 2) にかかる時間は、H D D 3 からバッファ RAM 1 1 へ A V 用データを転送する処理 (S 1) にかかる時間よりはるかに長い。したがって、ステップ S 2 5 に進む頻度は少なく、A V 用データの再生中、制御部 8 は別の処理を行うことができる。

ステップ S 2 3 で N O のとき、又は、ステップ S 2 4 で Y E S のときは、ステップ S 4 1 へ進む。

ステップ S 4 1 へ進んだ場合とは、H D D 3 からバッファ RAM 1 1 へのデータ転送処理 (S 1 又は S 1 1) が実行されていない状態で、H D D 3 から圧縮 A V 用データをバッファ RAM 1 1 へ転送

する処理（S 2）が必要ない場合である。

ステップ S 4 1 で、ナビ用データ送信中（S 1 2）であるか否かが判定される。ここでNOであれば、調停の必要はないので、図示の処理を終了する。

ステップ S 4 1 で YES であれば、ステップ S 4 2 で、バッファ RAM 1 1 に蓄積されたナビ用データは容量いっぱいであるか否かが判定される。ここで YES であればステップ S 5 1 へ進み、NO であればステップ S 4 3 へ進む。

ステップ S 4 3 に進んだ場合とは、HDD 3 からバッファ RAM 1 1 へのデータ転送処理（S 1 又は S 1 1）が実行されておらず、ナビ用データ送信中（S 1 2）で、バッファ RAM 1 1 にナビ用データを蓄積するスペースがある場合である。

この場合は、ステップ S 4 3 で、HDD 3 に蓄積されたナビ用データから次の 1 単位をバッファ RAM 1 1 に転送する処理（S 1 1）を起動させる。この起動処理により、DMA 9 がデータ 1 単位の転送を実行する。制御部 8 の処理はステップ S 5 1 へ進む。

以上の説明から明らかのように、HDD 3 からバッファ RAM 1 1 へデータを転送する処理（S 1、S 1 1）については、AV用データの転送（S 1）がナビ用データの転送（S 1 1）より優先して実行される。この点からも、AVシステム 4 における音切れが有効に防止される。

ステップ S 5 1 以降の処理により、ナビ用データ送信のための調停処理が行われる。

ステップ S 5 1 に進んだ状態とは、（1）ステップ S 2 5 又は S 4 3 で、HDD 3 からバッファ RAM 1 1 へ圧縮 AV用データ又はナビ用データを転送する処理を起動（S 1 又は S 1 1）した状態、又は、ステップ S 3 1、S 4 1 で、ナビ用データ送信中（S 1 2）

であると判定された状態である。

ステップ S 5 1 では、ナビ用データ送信が、1 単位分のデータ送信を完了したか否かが判定される。ここで N O であれば、1 単位分の送信中であるから、ほかの処理は行わずに図示の処理を終了する。

ステップ S 5 1 で Y E S であれば、ステップ S 5 2 で、ナビ用データ送信のすべてのデータ送信が完了しているか否かが判定される。ここで、Y E S であれば、ナビ用データ送信の必要はなくなったのであるから、ステップ S 5 6 でナビ用データ送信中の状態を解除して、図示の処理を終了する。

ステップ S 5 2 で N O であれば、ステップ S 5 3 へ進み、次にナビ用データ送信をするデータがバッファ R A M 1 1 に蓄積されているか否かを判定する。

ステップ S 5 3 で Y E S であればステップ S 5 4 へ進む。ステップ S 5 4 へ進んだ状態は、1 単位のナビ用データ送信が終了し、バッファ R A M 1 1 に次に送信するナビ用データがある状態である。この場合は、バッファ R A M 1 1 に蓄積されているナビ用データの次の1 単位をナビシステム 2 に転送する処理を起動して、図示の処理を終了する。

ステップ S 5 3 で N O の場合は、ステップ S 5 5 へ進む。ステップ S 5 5 へ進んだ状態は、ナビ用データの1 単位の送信が終了し、次の1 単位を送信する状態にあるが、バッファ R A M 1 1 にデータがない状態である。この状態は、バッファ R A M 1 1 に A V 用データを転送する処理 (S 1) を優先して実行しているため、ナビ用データが枯渇した状態である。この場合は、ステップ S 5 5 で、ナビシステム 2 にウエイト要求を送信し、ほかの処理は行わずに図示の処理を終了する。

## 請 求 の 範 囲

1. ナビシステムと接続する手段と、  
HDDと接続する手段と、  
第2のシステムと接続する手段と、  
前記HDDから読み出したデータを伸張し、前記第2のシステム  
に出力する伸張部と、  
前記ナビシステムからのコマンドに応じて、前記HDDへのデータ  
の書き込み、又は、前記HDDからのデータの読み出しを行い、  
前記第2のシステムからのコマンドに応じて、前記HDDからデータ  
を読み出して前記伸張器により伸張して前記第2のシステムに出  
力し、前記ナビシステム及び前記第2のシステムからのコマンドに  
による前記HDDへのアクセスが重複したときは、時分割処理により  
各コマンドの調停を行う制御部と、  
を具備することを特徴とするHDD制御装置。
2. 入力されたデータを圧縮し、前記HDDに出力する圧縮部を  
具備し、  
前記制御部は、前記第2のシステムからのコマンドに応じて、入  
力されたデータを前記圧縮部により圧縮して前記HDDに書き込む  
ことを特徴とする請求項1に記載のHDD制御装置。
3. 前記ナビシステムと接続する手段がATAインターフェースで  
あり、前記第2のシステムからのコマンドとして、前記ATAイン  
ターフェースの空きコマンドが使用されることを特徴とする請求項1  
に記載のHDD制御装置。
4. 前記ナビシステムと接続する手段がATAインターフェースで  
あり、前記第2のシステムと接続する手段が、前記ATAインターフ  
ェースとは異なるインターフェースであることを特徴とする請求項1

に記載のHDD制御装置。

5. メモリ装置用インターフェースを具備し、前記制御部は、メモリと前記HDD間のデータ転送を制御することを特徴とする請求項1に記載のHDD制御装置。

6. 前記メモリ装置へのナビシステムからのアクセス用インターフェースは、ATAインターフェースであることを特徴とする請求項5に記載のHDD制御装置。

7. 前記メモリ装置用インターフェースが複数設けられ、前記制御部はその内の1つを選択し、選択したメモリ装置へのナビシステムからのアクセス用インターフェースをATAインターフェースのスレーブとして機能させることを特徴とする請求項5に記載のHDD制御装置。

8. ペリフェラルを具備し、ユーザインターフェースの追加を可能にしたことを特徴とする請求項1に記載のHDD制御装置。

9. 前記制御部を動作させるソフトウェアを、フラッシュROMに格納することを特徴とする請求項1に記載のHDD制御装置。

10. 前記HDDが汎用HDDであり、前記HDDと接続する手段がATAインターフェースであることを特徴とする請求項1に記載のHDD制御装置。

11. ナビシステムと接続する手段と、  
HDDと接続する手段と、  
AVシステムと接続する手段と、  
前記HDDから読み出したデータを伸張し、前記AVシステムに出力する伸張部と、  
前記ナビシステムからのコマンドに応じて、前記HDDへのデータの書き込み、又は、前記HDDからのデータの読み出しを行い、  
前記AVシステムからのコマンドに応じて、前記HDDからデータ

を読み出して前記伸張器により伸張して前記AVシステムに出力し、前記ナビシステム及び前記AVシステムからのコマンドによる前記HDDからのデータ読み出しが重複したときは、前記ナビシステムに関するデータの読み出しを中断し、前記AVシステムに関する圧縮されたデータを読み出す制御部と、

を具備することを特徴とするHDD制御装置。

12. 入力されたデータを圧縮し、前記HDDに出力する圧縮部を具備し、

前記制御部は、前記AVシステムからのコマンドに応じて、入力されたデータを前記圧縮部により圧縮して前記HDDに書き込むことを特徴とする請求項11に記載のHDD制御装置。

13. 前記HDDから読み出したAVシステムに関する圧縮データを蓄積するバッファRAMを具備し、

前記制御部は、前記バッファRAMに蓄積した圧縮データの残量が一定量以下になると、前記HDDから圧縮データを読み出して前記バッファRAMの書き込むことを特徴とする請求項11に記載のHDD制御装置。

Fig.1

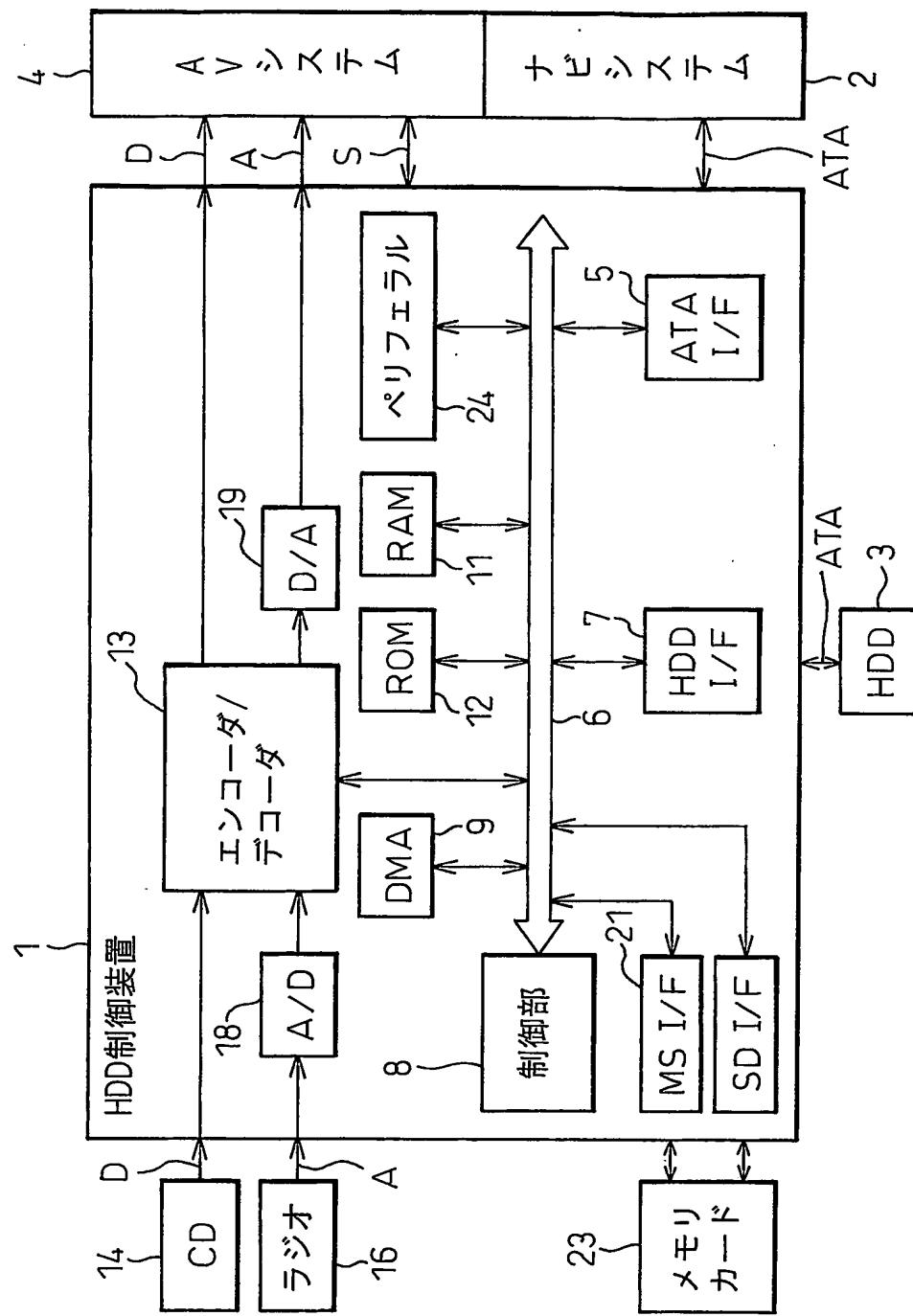


Fig.2

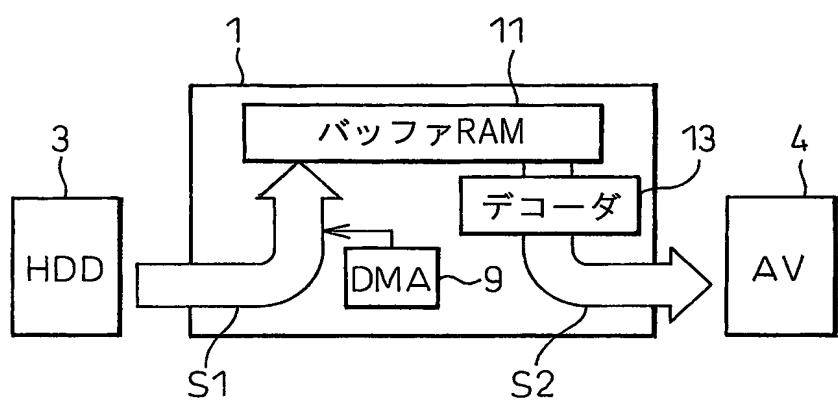


Fig.3

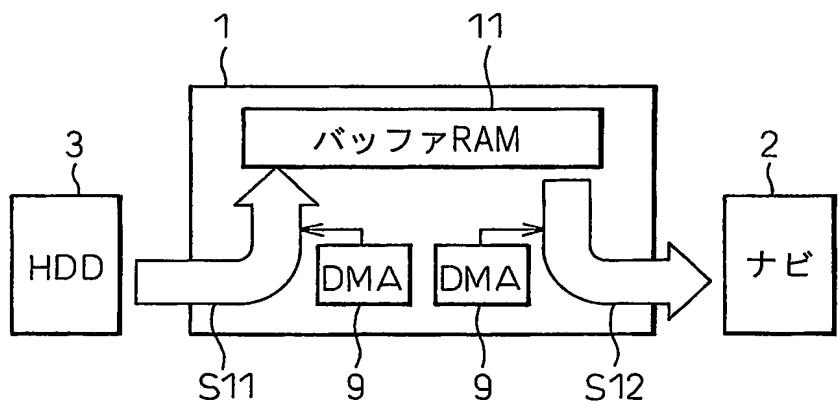


Fig.4

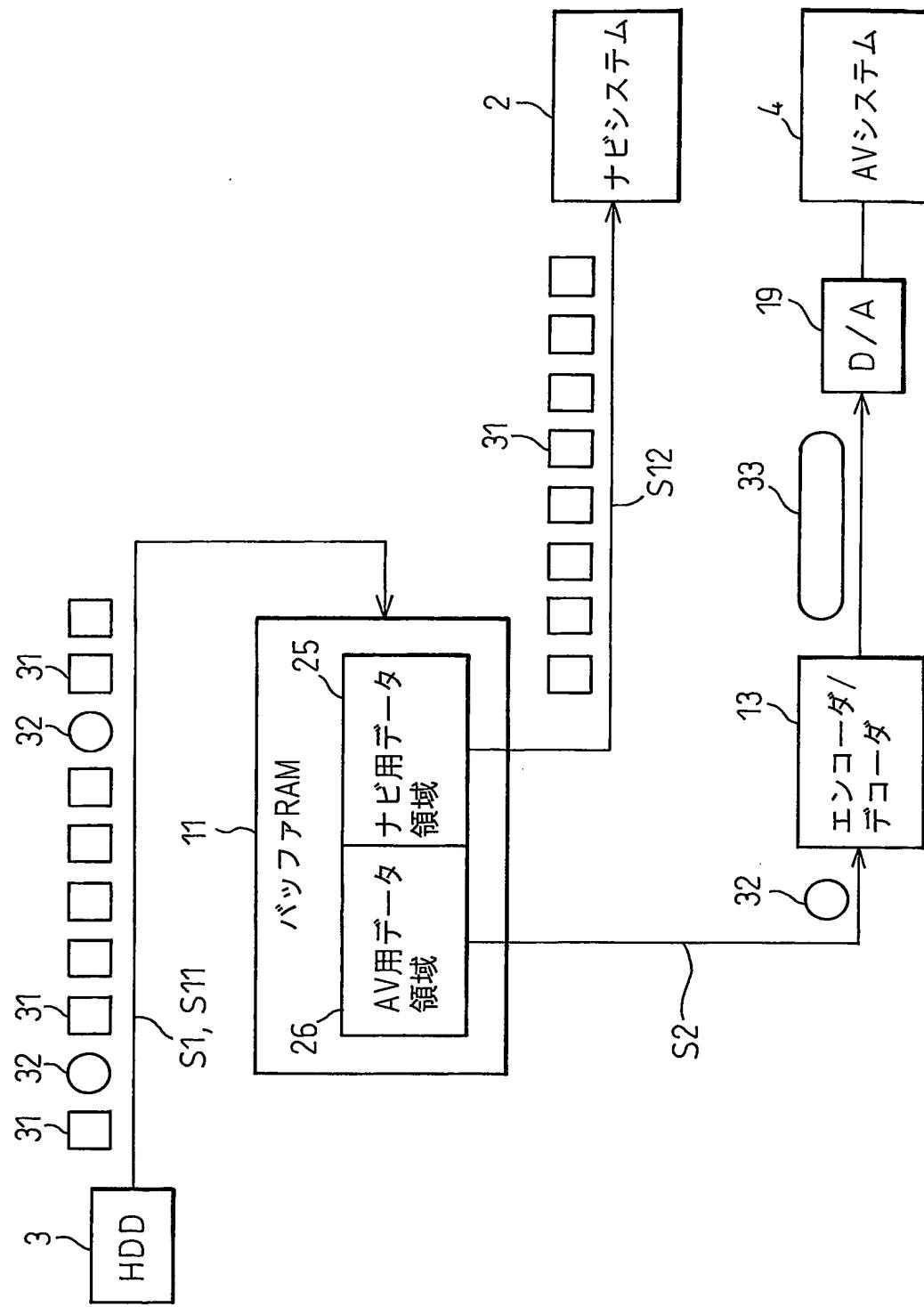


Fig.5

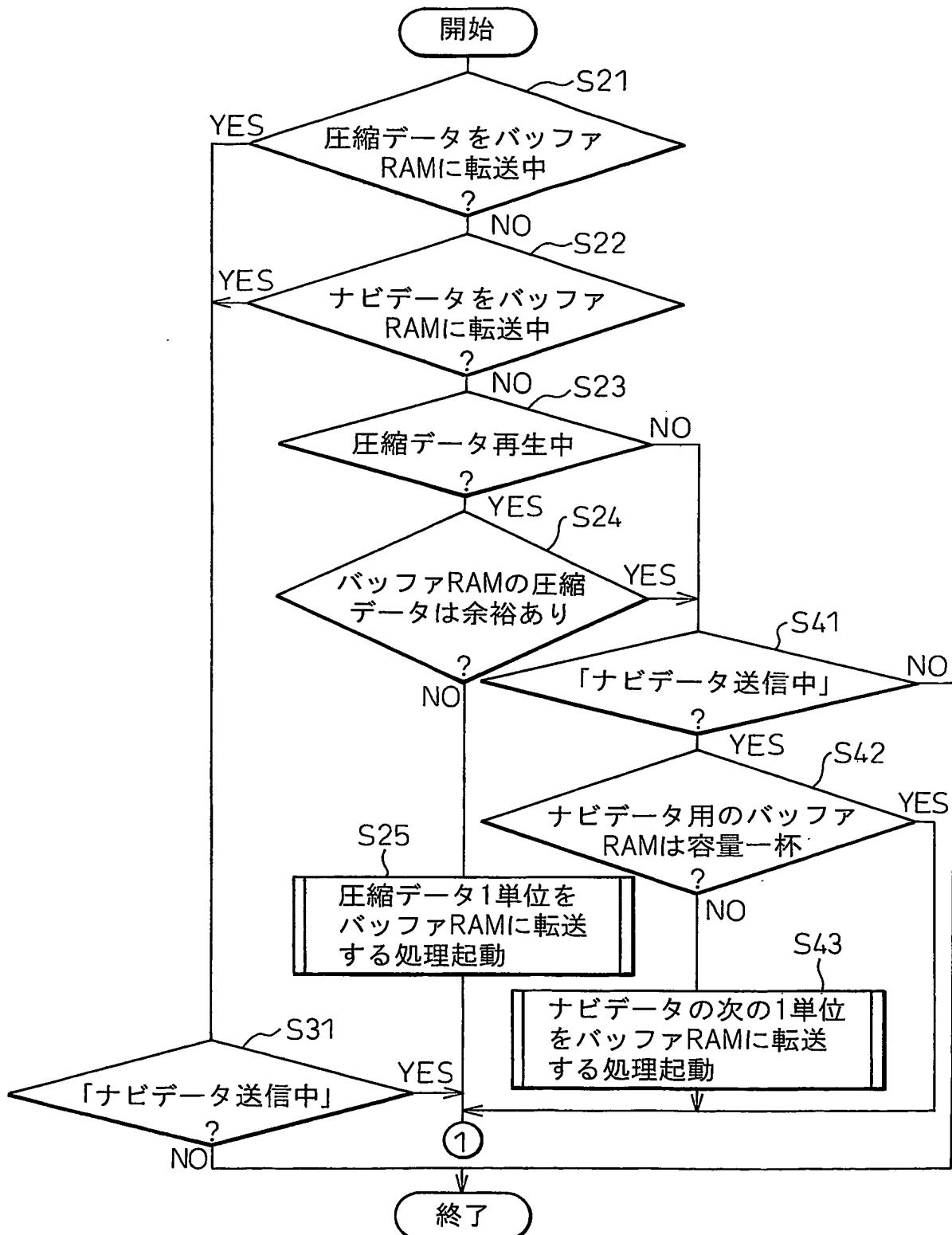
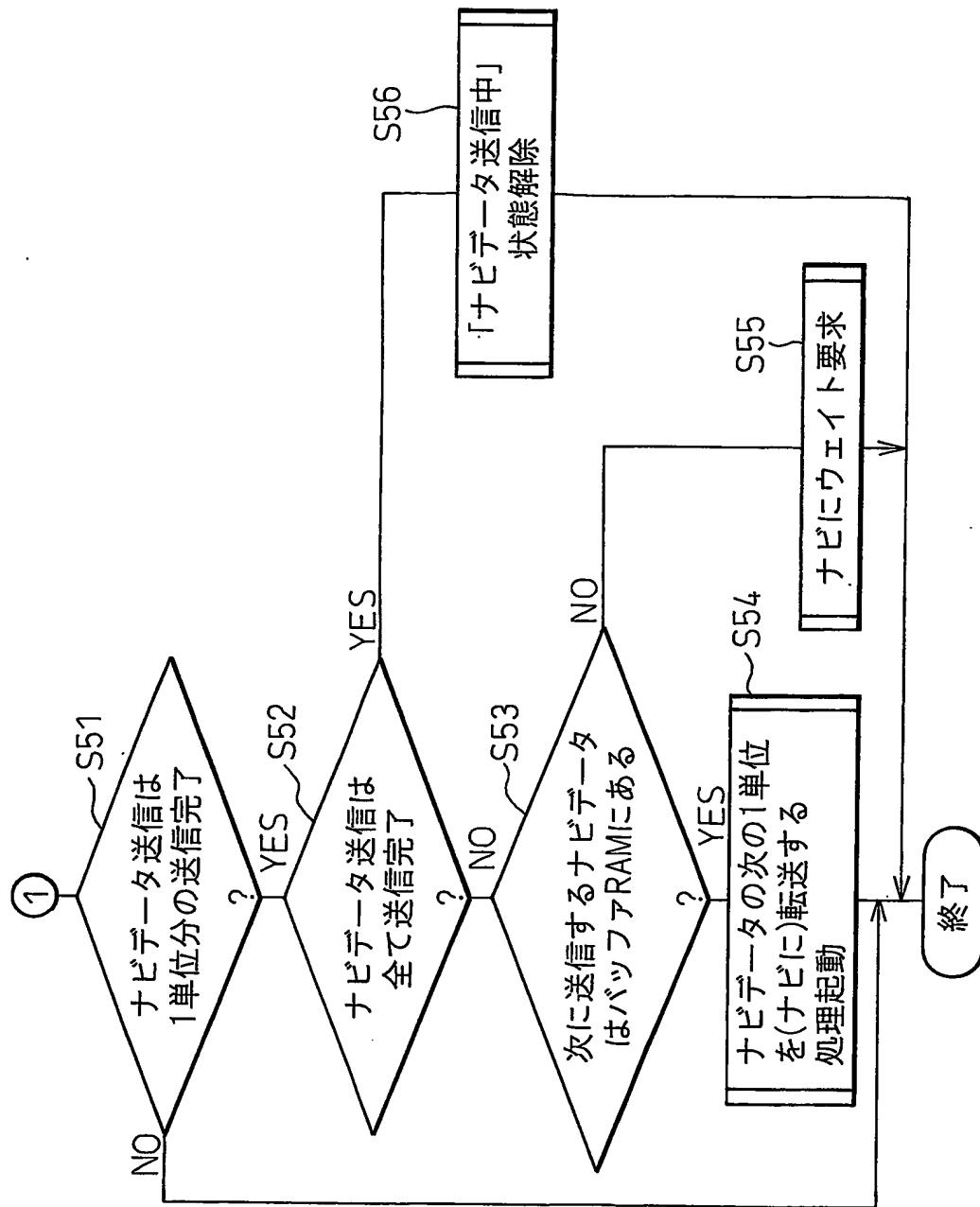


Fig.6



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/014789

## A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl' G06F3/06, G11B20/10, G01C21/00

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl' G06F3/06-08, G11B20/10-16, G01C21/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2004
Kokai Jitsuyo Shinan Koho	1971-2004	Jitsuyo Shinan Toroku Koho	1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2001-155411 A (Pioneer Electronic Corp.), 08 June, 2001 (08.06.01), Full text; (particularly, Par. Nos. [0051], [0052], [0095] to [0105]), all drawings & EP 1103973 A2	1-13
Y	JP 61-226777 A (Sumitomo Electric Industries, Ltd.), 08 October, 1986 (08.10.86), Full text; all drawings (Family: none)	1-13
Y	JP 1-217767 A (Sumitomo Electric Industries, Ltd.), 31 August, 1989 (31.08.89), Full text; all drawings (Family: none)	1-13

 Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	
"A"	document defining the general state of the art which is not considered to be of particular relevance
"B"	earlier application or patent but published on or after the international filing date
"L"	document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O"	document referring to an oral disclosure, use, exhibition or other means
"P"	document published prior to the international filing date but later than the priority date claimed
"T"	later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X"	document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y"	document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&"	document member of the same patent family

Date of the actual completion of the international search  
22 December, 2004 (22.12.04)Date of mailing of the international search report  
08 February, 2005 (08.02.05)Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2004/014789

**C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 2001/075878 A1 (Matsushita Electric Industrial Co., Ltd.), 11 October, 2001 (11.10.01), Full text; (particularly, descriptions relating to first Mode), Figs. 1 to 2 & EP 1278191 A1 & US 2003/0174549 A1	1-13

## A. 発明の属する分野の分類(国際特許分類(IPC))

Int. C1' G06F 3/06, G11B 20/10, G01C 21/00

## B. 調査を行った分野

調査を行った最小限資料(国際特許分類(IPC))

Int. C1' G06F 3/06-08, G11B 20/10-16, G01C 21/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年

日本国公開実用新案公報 1971-2004年

日本国登録実用新案公報 1994-2004年

日本国実用新案登録公報 1996-2004年

国際調査で使用した電子データベース(データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2001-155411 A (パイオニア株式会社) 2001. 06. 08, 全文 (特に、【0051】【0052】、 【0095】-【0105】), 全図, & EP 1103973 A2	1-13
Y	JP 61-226777 A (住友電気工業株式会社) 1986. 10. 08, 全文, 全図, (ファミリーなし)	1-13
Y	JP 1-217767 A (住友電気工業株式会社) 1989. 08. 31, 全文, 全図, (ファミリーなし)	1-13

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献(理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

## の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&amp;」同一パテントファミリー文献

国際調査を完了した日

22. 12. 2004

国際調査報告の発送日

08. 2. 2005

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官(権限のある職員)

奥村 元宏

5 E 9857

電話番号 03-3581-1101 内線 3520

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	WO 2001/075878 A1 (松下電器産業株式会社) 2001.10.11, 全文 (特に、第1の実施形態にかかる記載), 図1—図2, & EP 1278191 A1 & US 2003/0174549 A1	1-13